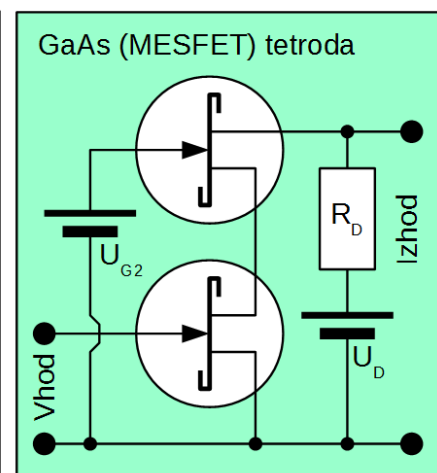
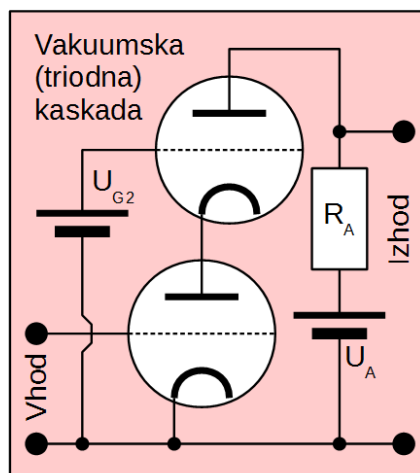
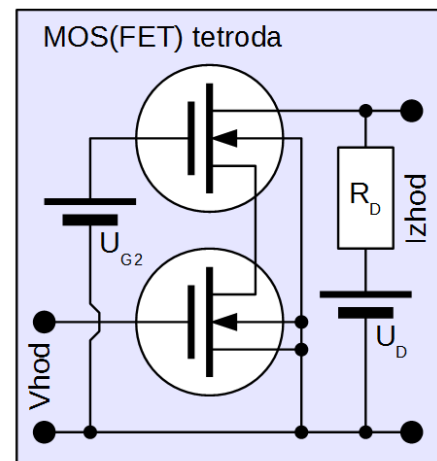
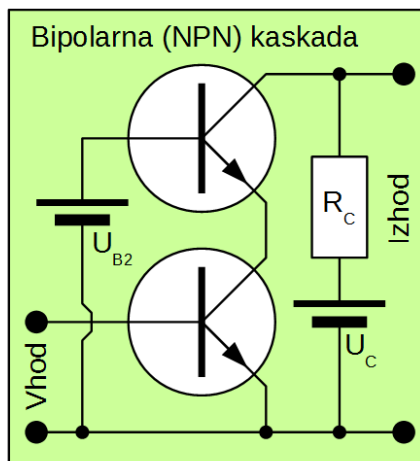
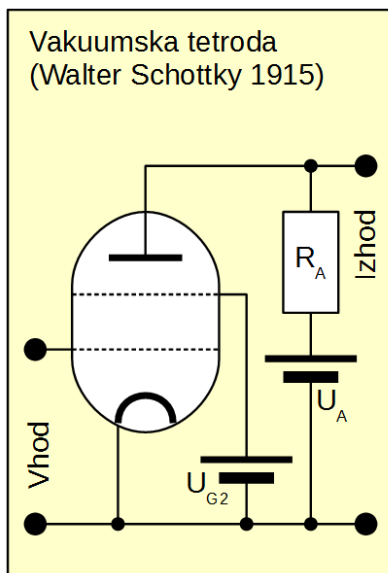


## 8. Polprevodniška tetroda

Vakuumske elektronke s krmilno mrežico, bipolarni in poljski tranzistorji omogočajo gradnjo enosmernih ojačevalnikov, kjer je povratni vpliv iz izhoda ojačevalnika nazaj na vhod istega ojačevalnika (povratno ojačanje oziroma parameter  $S_{12}$ ) zelo majhen. Povratni vpliv največkrat opisuje Miller-jeva kapacitivnost, ki zmanjšuje pasovno širino ojačevalnika in v najslabšem primeru povzroči nestabilnost ojačevalnika (Huth-Kühn-ov oscilator).

Neželjen povratni vpliv v vakuumski elektronski cevi je močno omejil že fizik Walter Schottky (bolj znan po svojih poznejših dosežkih na področju polprevodnikov), ki je leta 1915 dodal med krmilno mrežico in anodo še dodatno oklopno (zaščitno) mrežico (angleško: screen grid, nemško Schirmgitter ali Schutzgitter). Vakuumaska cev s štirimi elektrodami: katodo, krmilno mrežico, oklopno mrežico in anodo imenujemo tetroda:



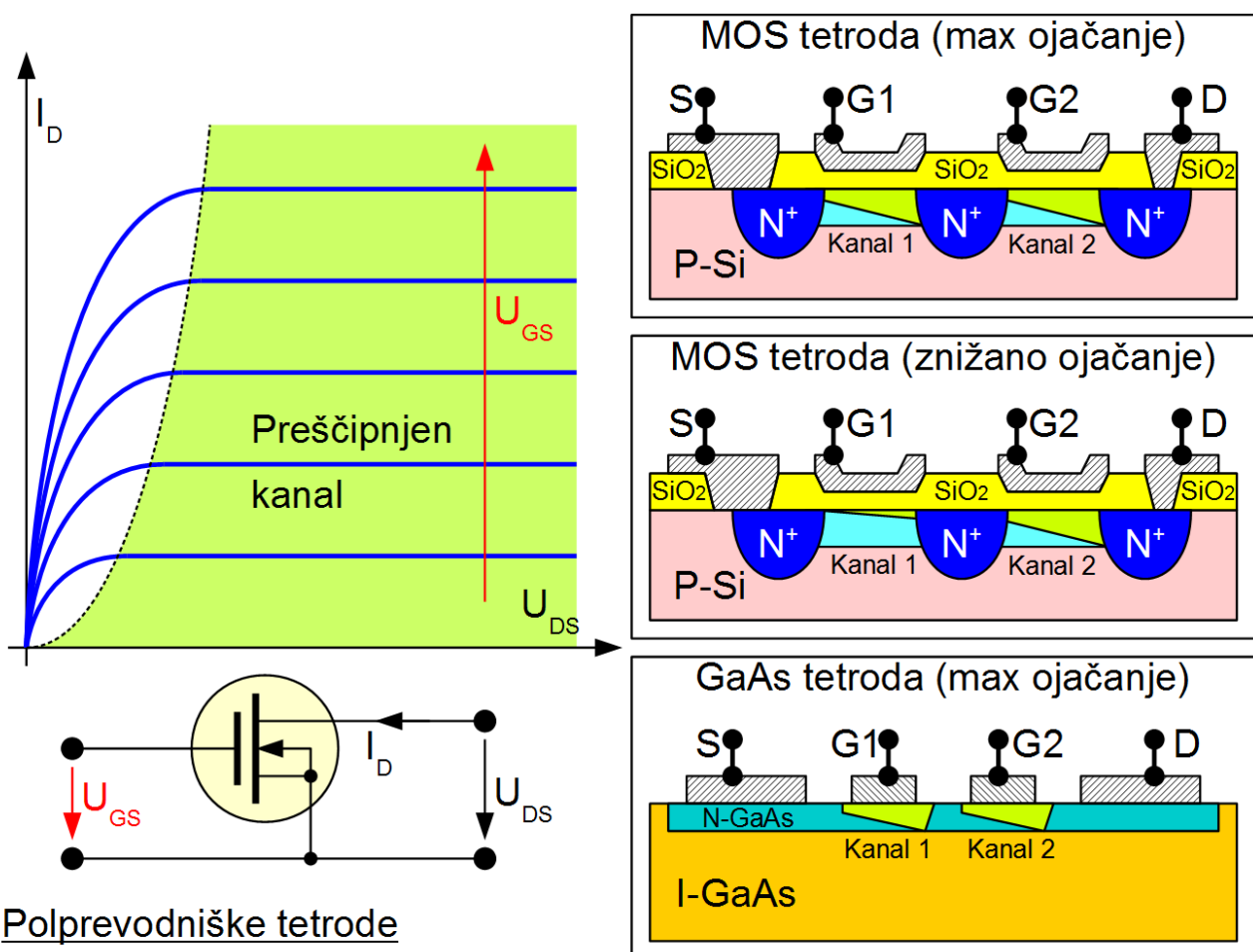
### Tetrode in kaskade

Tetroda dosega za dva velikostna razreda nižjo Miller-jevo kapacitivnost v primerjavi s podobno triodo, kar preprečuje neželjeno nihanje Huth-Kühn-ovega oscilatorja. Pri visokih frekvencah, kjer postane tetroda prepočasna zaradi dolge poti elektronov od katode do anode, lahko dosežemo podoben

učinek s kaskadno vezavo dveh triod. V kaskadni vezavi prva trioda deluje kot tokovni ojačevalnik. Napetostno ojačanje prve triode je običajno manjše od enote, ker je anoda prve triode zaključena na nizko dinamično vhodno impedanco katode druge triode. Druga trioda je vezana kot ojačevalnik z ozemljeno mrežico, ki daje samo napetostno ojačanje.

Z istim namenom znižanja Millerjeve kapacitivnosti uporabimo kaskadno vezavo tudi z bipolarnimi oziroma poljskimi tranzistorji. Prvi tranzistor kljub spoju z ozemljenim emitorjem oziroma izvorom daje kvečjemu tokovno ojačanje, saj je njegov kolektor oziroma ponor zaključen na nizko vhodno impedanco drugega tranzistorja. Drugi tranzistor deluje v spoju z ozemljeno bazo oziroma vrati in daje samo napetostno ojačanje. Polprevodniško kaskado lahko izdelamo tudi iz različnih tranzistorjev, na primer N-kanalni spojni FET kot prvi tranzistor in bipolarni NPN kot drugi tranzistor.

Čprav imajo nekateri poljski tranzistorji vgrajene dodatne elektrode za znižanje Miller-jeve kapacitivnosti med vrati in ponorom, v polprevodniški tehniki nimamo pravega nadomestka vakuumске tetrode. Enosmerni odziv  $I_D(U_{DS})$  poljskega tranzistorja zaradi prešcipnjenega kanala že sam po sebi ustreza odzivu vakuumске tetrode oziroma pentode:

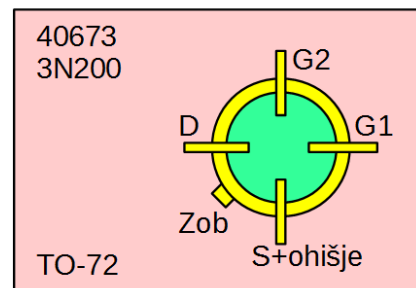
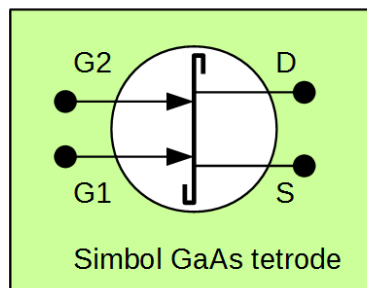
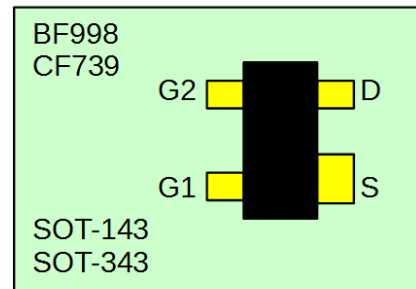
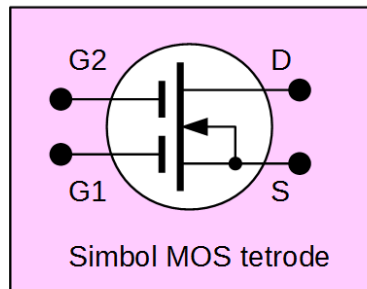
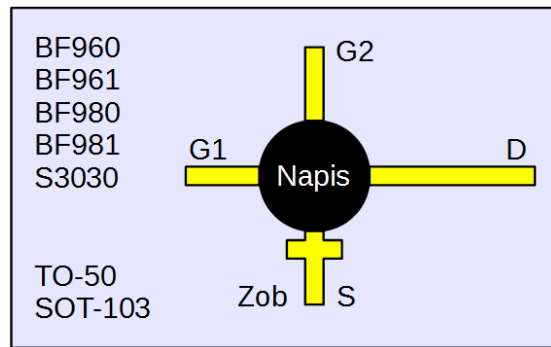
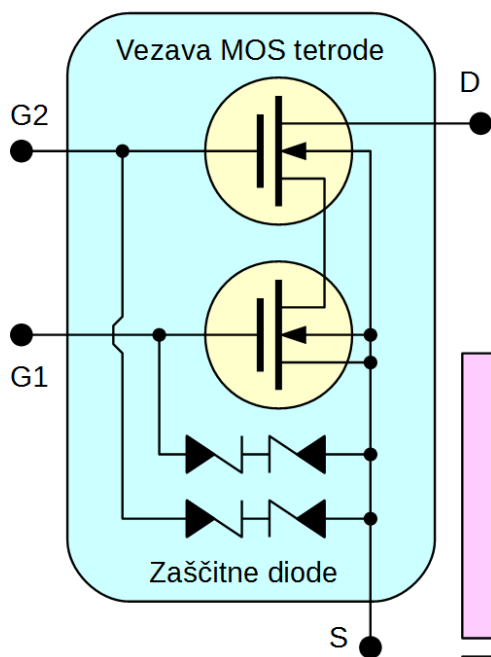


Integracija kaskade bipolarnih (BJT) oziroma spojnih poljskih tranzistorjev (JFET) ni preprosta, zato takšne kaskade gradimo iz posamičnih, pogosto med sabo različnih tranzistorjev. Nekatere polprevodniške tehnologije, silicijev MOSFET ali GaAs MESFET, omogočajo preprosto integracijo polprevodniške kaskade v istem čipu, kar imenujemo polprevodniška tetroda. Poleg znižanja Miller-jeve kapacitivnosti za dva velikostna razreda kaskadna vezava dveh poljskih tranzistorjev omogoča še druge zanimive električne lastnosti sestavljenega gradnika.

Polprevodniška tetroda iz dveh poljskih tranzistorjev, "Dual-Gate" MOSFET ali GaAs FET dosega največje ojačanje, ko oba tranzistorja delujeta z najvišjim dovoljenim tokom  $I_D$  in preščitnjenim kanalom. Ojačanje polprevodniške tetrode lahko znižamo tako, da znižamo napetost delovne točke na prvih vratih  $U_{G1}$  ali pa na drugih vratih  $U_{G2}$ . Znižanje napetosti  $U_{G2}$  na drugih vratih prepreči preščit kanala v prvem tranzistorju. Ojačanje prvega tranzistorja se zniža, pri tem pa delovna točka  $U_{G1}$  istega tranzistorja ne zaide v nelinearno področje delovanja.

Popačenje ojačevalnika s polprevodniško tetrodo omejimo tako, da njegovo ojačanje nastavljamo z delovno točko drugih vrat  $U_{G2}$ . Popačenje ojačanega signala je v tem primeru znatno manjše kot pri nastavljanju delovne točke  $U_{G1}$  tetrode oziroma  $U_G$  ojačevalnika z enim samim poljskim tranzistorjem. Polprevodniška tetroda se pogosto uporablja za samodejno nastavljanje ojačanja (AGC) radijskih sprejemnikov. Če krmilimo  $U_{G2}$  z dodatnim signalom, lahko uporabimo polprevodniško tetrodo kot razmeroma linearen analogni množilnik, modulator oziroma mešalnik frekvenc.

Polprevodniška tetroda najpogosteje vsebuje kaskado dveh silicijevih MOS tranzistorjev z vgrajenim kanalom N na skupni podlagi. Poleg dveh poljskih tranzistorjev vsebuje gradnik še zaščitne diode za izolacijo vrat obeh tranzistorjev. Zaščitne diode omejujejo napetost vrat na približno  $\pm 10V$  glede na izvor S oziroma podlago B obeh tranzistorjev. Silicijeve MOS tetrode se vgrajujejo v ohišja s štirimi priključki, kovinsko TO-72 (veteran RCA 40673 in starejši predstavniki 3Nxxx), plastična tabletko SOT-103 (nekateri 3Nxxx, starejši BF9xx) oziroma SMD ohišje SOT-143 (BF998):



### Ohišja tetrod

Manj pogost gradnik so polprevodniške tetrode na podlagi iz malo dopiranega I\_GaAs oziroma "semi-insulating" GaAs. Slednje vsebujejo kaskado dveh poljskih tranzistorjev s kovinskimi vrati (METal-Semiconductor FET ali MESFET). Metalizacija vrat je izbrana tako, da tvori usmerniški Schottky spoj z vgrajenim kanalom N. Glavna prednost GaAs je štirikrat višja mobilnost elektronov glede na silicij, kar naj bi omogočalo delovanje GaAs tetrode pri frekvencah nad  $f > 1\text{GHz}$ .

Schottky spoja obeh vrat GaAs tetrode omejujeta napetost na vratih na približno  $U_G < U_S + 0.6\text{V}$ . Zaradi nižje impedance vrat zaščitne diode niso potrebne. Izboljšana fotolitografija danes omogoča enake ali boljše električne lastnosti s cenejšimi silicijevimi MOS tetrodami, zato so proizvajalci opustili GaAs tetrode (S3030, MRF966, CF739 ipd).

Vse polprevodniške tetrode so namenjene delovanju pri visokih frekvencah in uporabljajo tranzistorje z vgrajenim kanalom N. Tetrode s kanalom P se ne proizvajajo, ker je mobilnost vrzeli znatno nižja od mobilnosti elektronov v večini primernih polprevodnikov. Sodobne MOS tetrode so torej le znatno izpopolnjena inačica veterana 40673 tovarne RCA izpred pol stoletja:

**SILICON DUAL INSULATED-GATE FIELD-EFFECT TRANSISTOR**  
**N-Channel Depletion Type With Integrated**  
**Gate-Protection Circuits**  
**For RF Amplifier Applications up to 400 MHz**

RCA-40673 is an n-channel silicon, depletion type, dual insulated-gate field-effect transistor.

Special back-to-back diodes are diffused directly into the MOS\* pellet and are electrically connected between each insulated gate and the FET's source. The diodes effectively bypass any voltage transients which exceed approximately ±10 volts. This protects the gates against damage in all normal handling and usage.

A feature of the back-to-back diode configuration is that it allows the 40673 to retain the wide input signal dynamic range inherent in the MOSFET. In addition, the low junction capacitance of these diodes adds little to the total capacitance shunting the signal gate.

The excellent overall performance characteristics of the RCA-40673 make it useful for a wide variety of rf-amplifier applications at frequencies up to 400 MHz. The two serially-connected channels with independent control gates make possible a greater dynamic range and lower cross-modulation than is normally achieved using devices having only a single control element.

The two gate arrangement of the 40673 also makes possible a desirable reduction in feedback capacitance by operating in

the common-source configuration and ac-grounding Gate No. 2. The reduced capacitance allows operation at maximum gain *without neutralization*; and, of special importance in rf-amplifiers, it reduces local oscillator feedthrough to the antenna.

The 40673 is hermetically sealed in the metal JEDEC TO-72 package.

\*Metal-Oxide-Semiconductor.

Maximum Ratings, Absolute-Maximum Values, at  $T_A = 25^\circ\text{C}$

DRAIN-TO-SOURCE VOLTAGE, $V_{DS}$	-0.2 to +20	V
GATE No.1-TO-SOURCE VOLTAGE, $V_{G1S}$	-6 to +1	V
Continuous (dc)	-6 to +6	V
Peak ac	-6 to +6	V
GATE No.2-TO-SOURCE VOLTAGE, $V_{G2S}$	-6 to 30% of $V_{DS}$	V
Continuous (dc)	-6 to +6	V
Peak ac	-6 to +6	V
DRAIN-TO-GATE VOLTAGE, $V_{DG1}$ OR $V_{DG2}$	+20	V
DRAIN CURRENT, $I_D$	50	mA
TRANSISTOR DISSIPATION, $P_T$	330	mW
At ambient temperatures } up to $25^\circ\text{C}$	derate linearly at $2.2 \text{ mW}/^\circ\text{C}$	
above $25^\circ\text{C}$		
AMBIENT TEMPERATURE RANGE: Storage and Operating	-65 to +175	$^\circ\text{C}$
LEAD TEMPERATURE (During soldering): At distances $\geq 1/32$ inch from seating surface for 10 seconds max.	265	$^\circ\text{C}$

**ELECTRICAL CHARACTERISTICS, at  $T_A = 25^\circ\text{C}$  unless otherwise specified**

CHARACTERISTICS	SYMBOLS	TEST CONDITIONS	LIMITS			UNITS
			Min.	Typ.	Max.	
Gate-No.1-to-Source Cutoff Voltage	$V_{G1S(\text{off})}$	$V_{DS} = +15\text{V}, I_D = 200\mu\text{A}$ $V_{G2S} = +4\text{V}$	-	-2	-4	V
Gate-No.2-to-Source Cutoff Voltage	$V_{G2S(\text{off})}$	$V_{DS} = +15\text{V}, I_D = 200\mu\text{A}$ $V_{G1S} = 0$	-	-2	-4	V
Gate-No.1-Leakage Current	$I_{G1SS}$	$V_{G1S} = +1 \text{ or } -6\text{V}$ $V_{DS} = 0, V_{G2S} = 0$	-	-	50	nA
Gate-No.2-Leakage Current	$I_{G2SS}$	$V_{G2S} = +6\text{V}$ $V_{DS} = 0, V_{G1S} = 0$	-	-	50	nA
Zero-Bias Drain Current	$I_{DSS}$	$V_{DS} = +15\text{V}$ $V_{G2S} = +4\text{V}$ $V_{G1S} = 0$	5	15	35	mA
Forward Transconductance (Gate-No.1-to-Drain)	$g_{fs}$	$V_{DS} = +15\text{V}, I_D = 10\text{mA}$ $V_{G2S} = +4\text{V}, f = 1\text{kHz}$	-	12,000	-	$\mu\text{mho}$
Small-Signal, Short-Circuit Input Capacitance †	$C_{iss}$	$V_{DS} = +15\text{V}, I_D = 10\text{mA}$ $V_{G2S} = +4\text{V}, f = 1\text{MHz}$	-	6	-	pF
Small-Signal, Short-Circuit, Reverse Transfer Capacitance (Drain-to-Gate No.1) †	$C_{rss}$		0.005	0.02	0.03	pF
Small-Signal, Short-Circuit Output Capacitance	$C_{oss}$		-	2.0	-	pF
Power Gain (see Fig. 1)	$G_{ps}$	$V_{DS} = +15\text{V}, I_D = 10\text{mA}$ $V_{G2S} = +4\text{V}, f = 200\text{MHz}$	14	18	-	dB
Maximum Available Power Gain	MAG		-	20	-	dB
Maximum Usable Power Gain (unneutralized)	MUG		-	20*	-	dB
Noise Figure (see Fig. 1)	NF		-	3.5	6.0	dB
Magnitude of Forward Transadmittance	$ Y_{fs} $		-	12,000	-	$\mu\text{mho}$
Phase Angle of Forward Transadmittance	$\theta$	-	-35	-	degrees	
Input Resistance	$r_{iss}$	-	1.0	-	k $\Omega$	
Output Resistance	$r_{oss}$	-	2.8	-	k $\Omega$	
Protective Diode Knee Voltage	$V_{knee}$	$I_{DIODE(Reverse)} = \pm 100\mu\text{A}$	-	+10	-	V

\*Limited only by practical design considerations.

†Capacitance between Gate No. 1 and all other terminals

‡Three-terminal measurement with Gate No. 2 and Source returned to guard terminal.

For characteristics curves, refer to type 3N187.

**APPLICATIONS**

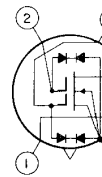
- RF amplifier, mixer, and IF amplifier in military, industrial, and consumer communications equipment
- aircraft and marine vehicular receivers
- CATV and MATV equipment
- telemetry and multiplex equipment

**PERFORMANCE FEATURES**

- superior cross-modulation performance and greater dynamic range than bipolar or single-gate FETs
- wide dynamic range permits large-signal handling before overload
- dual-gate permits simplified agc circuitry
- virtually no agc power required
- greatly reduces spurious responses in fm receivers
- permits use of vacuum-tube biasing techniques
- excellent thermal stability

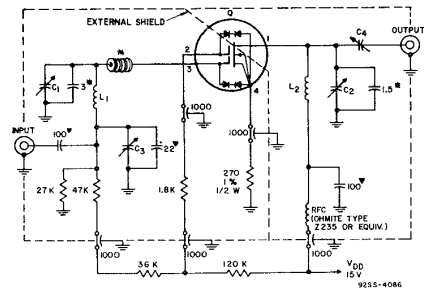
**DEVICE FEATURES**

- back-to-back diodes protect each gate against handling and in-circuit transients
- low gate leakage currents —  $I_{G1SS} \& I_{G2SS} = 20 \text{ nA (max.) at } T_A = 25^\circ\text{C}$
- high forward transconductance —  $g_{fs} = 12,000 \mu\text{mho (typ.)}$
- high unneutralized RF power gain —  $G_{ps} = 18 \text{ dB (typ.) at } 200 \text{ MHz}$
- low VHF noise figure —  $3.5 \text{ dB (typ.) at } 200 \text{ MHz}$



**TERMINAL DIAGRAM**

LEAD 1 - DRAIN  
 LEAD 2 - GATE No. 2  
 LEAD 3 - GATE No. 1  
 LEAD 4 - SOURCE, SUBSTRATE AND CASE

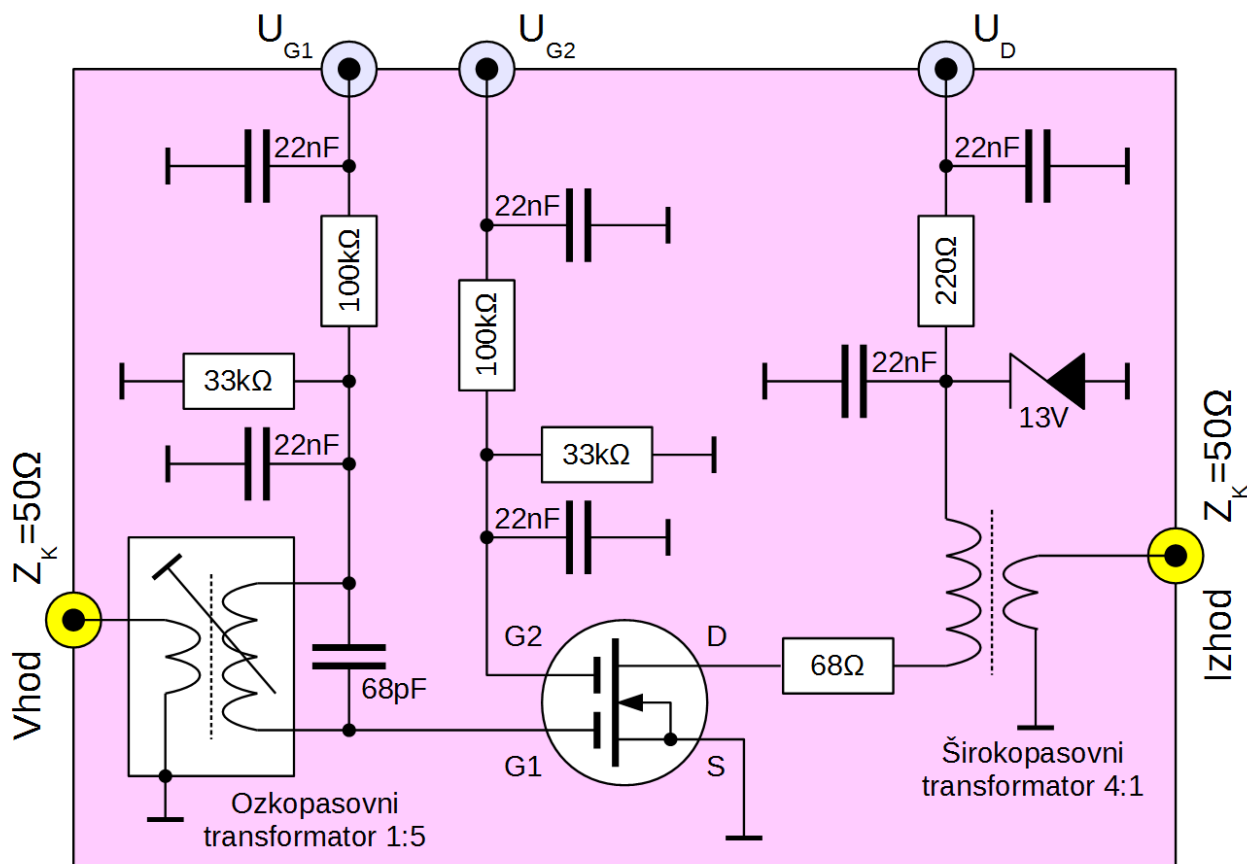


- #Ferrite bead (4); Pyroferic Co. "Carbonyl J"  $Q = 40673$   
0.09 in. OD; 0.03 in. ID; 0.063 in. thickness.  $\nabla$  Disc ceramic.
- All resistors in ohms
- All capacitors in pF
- $C_1$ : 1.8 - 8.7 pF variable air capacitor: E.F. Johnson Type 160-104, or equivalent.
- $C_2$ : 1.5 - 5 pF variable air capacitor: E.F. Johnson Type 160-102, or equivalent.
- $C_3$ : 1 - 10 pF piston-type variable air capacitor: JFD Type VAM-010; Johanson Type 4335, or equivalent.
- $C_4$ : 0.8 - 4.5 pF piston type variable air capacitor: Erie 560-013 or equivalent.
- $L_1$ : 4 turns silver-plated 0.02-in. thick, 0.075-0.085-in. wide, copper ribbon. Internal diameter of winding = 0.25 in., winding length approx. 0.80 in.
- $L_2$ : 4½ turns silver-plated 0.02-in. thick, 0.085-0.095-in. wide, 5/16-in. ID. Coil  $\approx$  .90 in. long.

**Fig. 1. 200-MHz Power gain and noise-figure test circuit**

Za vajo si ogledamo obnašanje visokofrekvenčnega ojačevalnika s polprevodniško tetrodo ter izmerimo njegove lastnosti: ojačanje, izhodno moč in popačenje signala. Ker polprevodniške tetrode delujejo z impedancami v

velikostnem razredu  $Z \approx 1\text{k}\Omega$ , potrebujemo na vходу in izhodu ojačevalnika transformatorje za prilagoditev impedance na  $Z_k = 50\Omega$  merilnih inštrumentov:



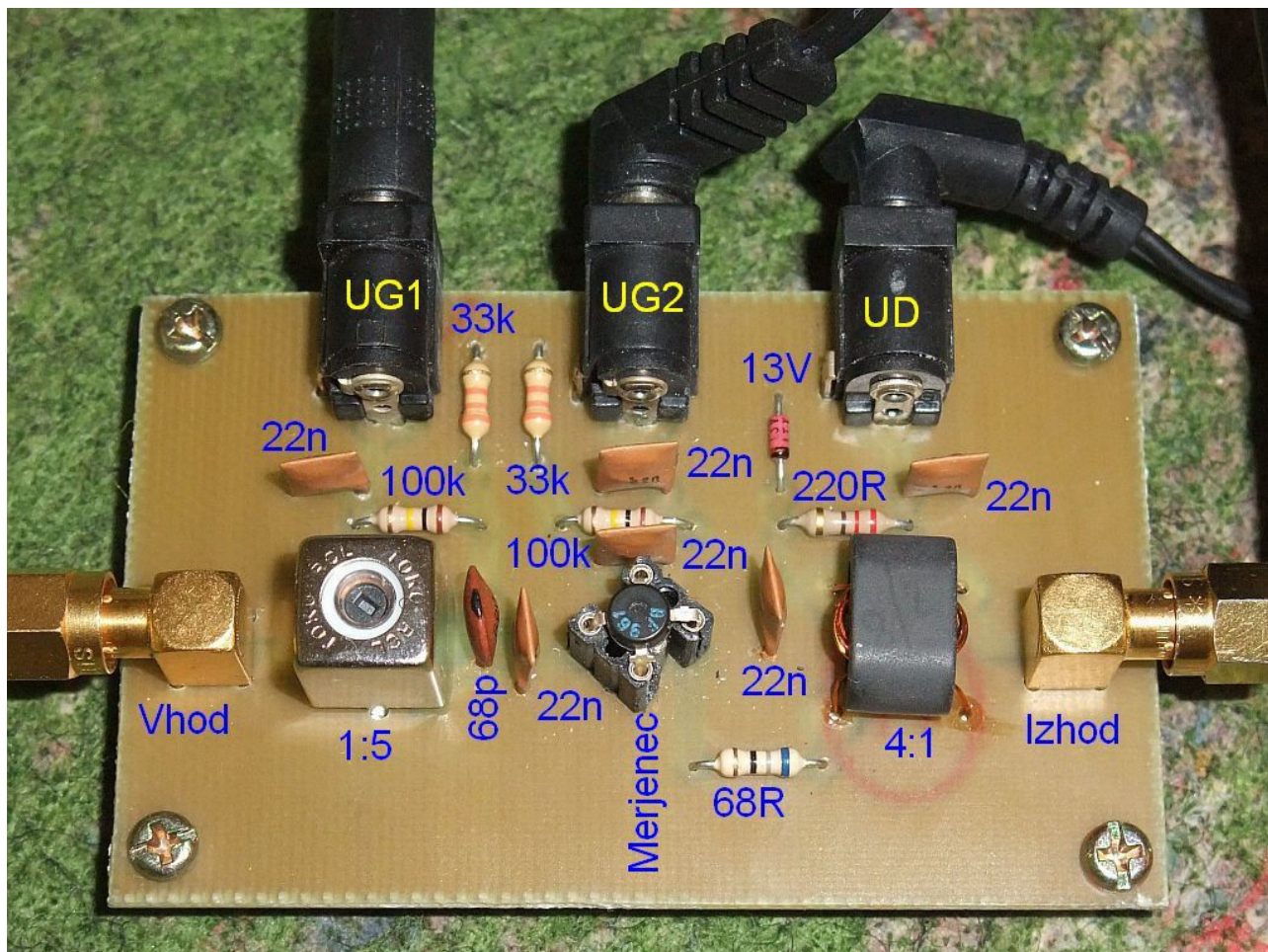
### Merilno vezje za polprevodniške tetrode

Transformator 1:5 na vходу je uglasen z vzporednim kondenzatorjem  $C = 68\text{pF}$ , da se obnaša kot pasovno sito za frekvenco približno  $f \approx 20\text{MHz}$ . Frekvenčno sito nam dodatno očisti signal merilnega izvora, da na izhodu ojačevalnika s spektralnim analizatorjem opazujemo le popačenje merjenca kot drugi harmonik v pasu  $2f \approx 40\text{MHz}$  in tretji harmonik v pasu  $3f \approx 60\text{MHz}$ . Izhodni transformator 4:1 je širokopasoven. Upor  $R = 68\Omega$  duši neželjene rezonance gradnikov na frekvencah nad  $f > 300\text{MHz}$ .

Merilno vezje ima tri vtičnice za napajanje, da lahko neodvisno nastavljamo delovno točko  $U_{G1}$  in delovno točko  $U_{G2}$  ter merimo tok ponora  $I_D$ . Merilno vezje vsebuje dva uporovna delilnika 1:4 za obe napetosti vrat, da slednji lažje nastavljamo z razpoložljivimi laboratorijskimi napajalniki. Na obeh napajalnikih torej nastavljamo štirikratno napetost vrat,  $4 \times U_{G1}$  oziroma  $4 \times U_{G2}$ . Napetosti  $U_{G1}$  in  $U_{G2}$  imata lahko obe polariteti glede na izvor S!

Nastavljeno delovno točko preverimo z voltmetrom neposredno na vratih merjenca. Z voltmetrom takoj ugotovimo najpogostejšo odpoved MOS

tetrode, preboj oksida med vrati in kanalom! Upori obeh delilnikov so sicer izbrani tako, da ščitijo vrata merjenca ne glede na nastavitve pripadajočih napajalnikov. Preko tretje vtičnice napajanja privedemo napetost ponora  $U_D$ , ki je zaščiten z Zener diodo 13V in uporom  $R=220\Omega$  proti prenapetostim in napačni polariteti:

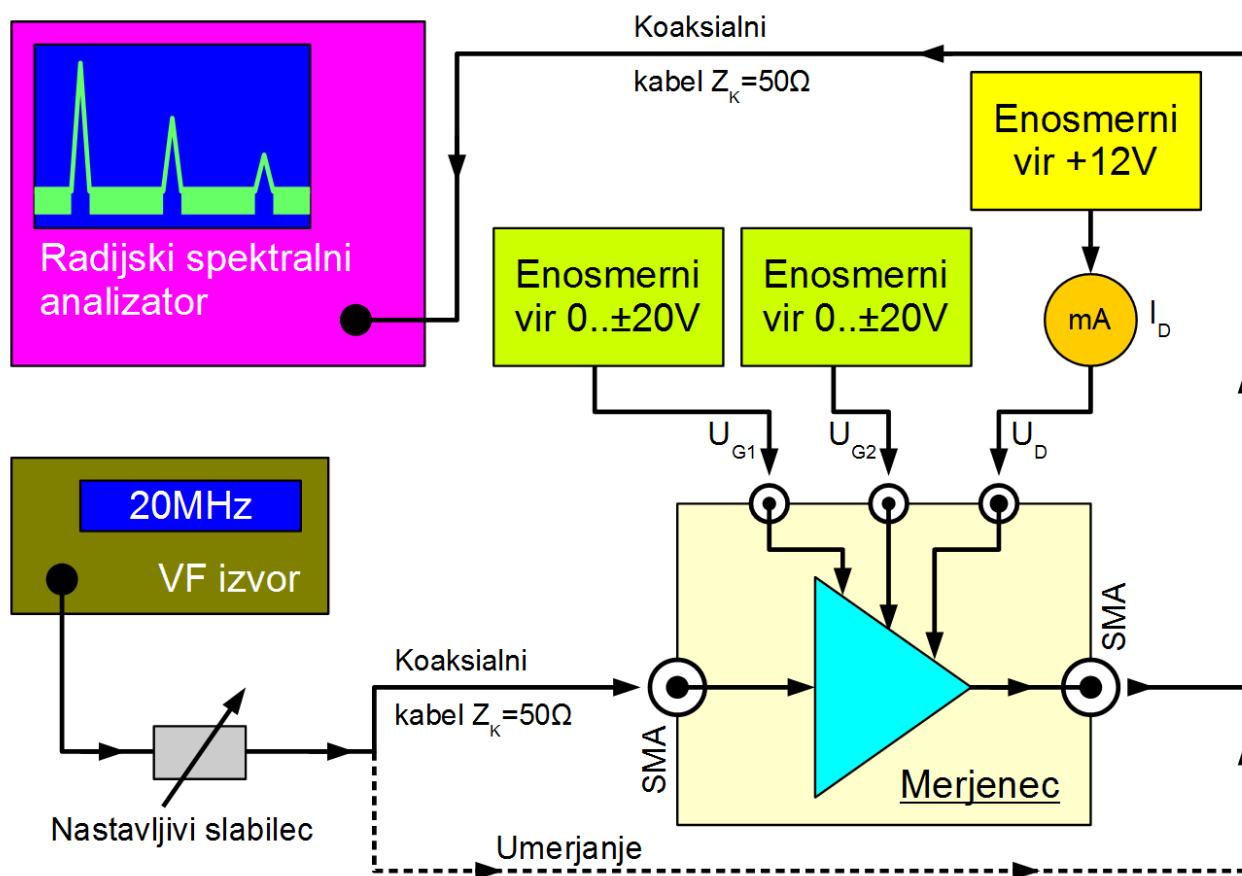


Izvor za ponor polprevodniške tetrode je edini, ki v vezje dovaja znatno električno moč. Za  $U_D$  tetrode zadošča nenastavljiv vir 12V. Pri najvišjem toku  $I_D=10\text{mA}$  upade napetost na vgrajenih uporih na dobrih 9V na priključku tetrode.

Polprevodniška tetroda doseže ojačanje visokofrekvenčnega signala med 20dB in 30dB. Visokofrekvenčni izvor potrebuje na svojem izhodu nastavljiv slabilec, da ojačevalnika ne prekrmilimo. Za umerjanje priključimo izhod visokofrekvenčnega vira neposredno na vhod spektralnega analizatorja, merjenec tedaj nadomešča SMA palčka.

Izhod ojačevalnika priključimo na visokofrekvenčni spektralni analizator. Slednji omogoča meritev jakosti izvirnega signala in popačenja (harmonikov) v širokem razponu. Z nastavljanjem delovne točke polprevodniške tetrode

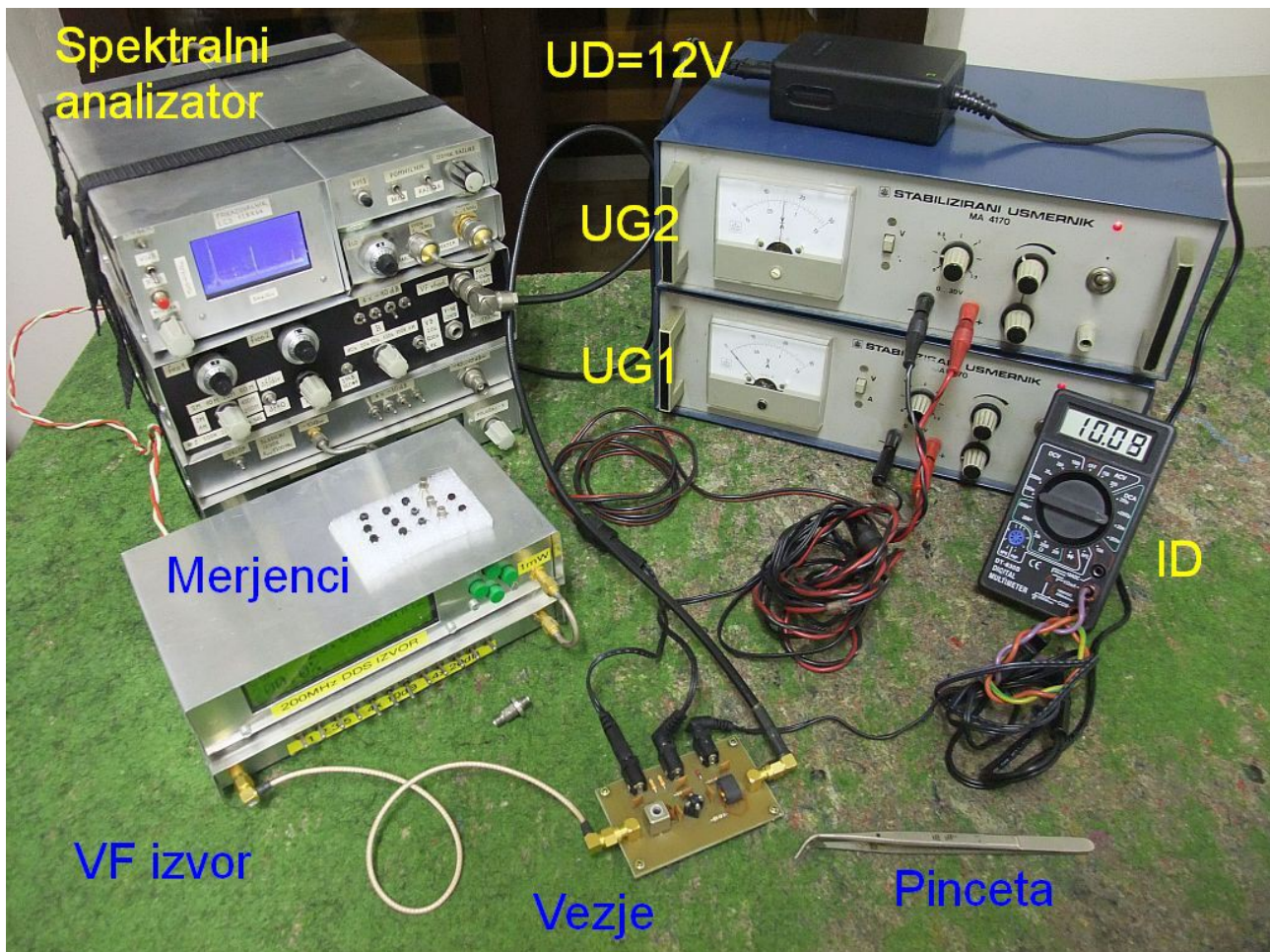
lahko znižamo ojačanje oziroma oslabimo vhodni signal tudi za več kot 50dB. Delovno točko tetrode nadziramo z meritvijo toka ponora  $I_D$ :



### Meritev ojačanja in popačenja polprevodniške tetrode

Razporeditev in vezava vseh merilnih pripomočkov je prikazana na spodnji sliki:





Meritev začnemo brez VF krmilnega signala (visoko vstavljeno slabljenje). Napetost drugih vrat tetrode nastavimo na  $U_{G2}=+4V$ , kar zagotavlja, da sta kanala obeh tranzistorjev preščitnjena. Z nastavljanjem napetosti  $U_{G1}=?$  nato poiščemo tok ponora  $I_D=10mA$ . Glede na tolerance merjenca je lahko  $U_{G1}$  pozitiven ali negativen. Edino pri GaAs tetrodi bo iskani  $U_{G1}$  skoraj zagotovo negativen.

V opisani delovni točki dosega tetroda največje ojačanje in najvišjo izhodno moč. Frekvenco VF izvora nato nastavljamo v okolici  $f \approx 20MHz$  ter poiščemo tisto, ki nam daje najvišje ojačanje  $f_{MAX}=?$  Moč VF izvora nato zvišujemo in izmerimo, kolikšno najvišjo moč  $P_{SAT}=?$  lahko daje ojačevalnik v nasičenju. Moč nasičenja si zabeležimo v tabelo.

Moč vira nato znižamo za 10dB, da merjenec zanesljivo deluje v linearnem režimu. Iz razmerja med izhodno močjo merjenca in vhodno visokofrekvenčno močjo (glej umerjanje) izračunamo največje ojačanje merjenca za male signale  $G_{MAX}=?$

Končno preizkusimo nastavljanje ojačanja tetrode in izmerimo pripadajoče popačenja. Ojačanje lahko nastavljamo na dva različna načina:

- (1) znižujemo  $U_{G2}$  (lahko postane negativen) in držimo  $U_{G1} = \text{konst.}$  ali  
 (2) znižujemo  $U_{G1}$  (lahko je negativen) in držimo  $U_{G2} = +4V$ .  
 Pozor, zaradi uporovnih delilnikov nastavljamo štirikratne napetosti  $4xU_{G1}$   
 oziroma  $4xU_{G2}$  na napajalnikih!

Nastavljeno napetost vrat  $U_{G2} = ?$  ali  $U_{G1} = ?$  in pripadajoči tok ponora  $I_D = ?$  vpišemo v razpredelnico. Na oba načina lahko vnesemo zelo visoko slabljenje tudi preko 60dB. Razlika je v popačenju, ki ga merimo kot moč neželenih harmonikov  $P_{2f} = ?$  in  $P_{3f} = ?$  Moč harmonikov izrazimo kot razmerje do moči željenega signala na osnovni frekvenci in ga zapišemo z mersko enoto dBc (dB relative to carrier):

Oznaka tetrode	$U_{G1}@I_D=10mA$ [V]		$f_{MAX}$ [MHz]		$P_{SAT}@I_D=10mA$ [dBm]			
	Postopek (1): $U_{G1} = \text{konst.}$				Postopek (2): $U_{G2} = +4V$			
$G_{MAX}$ [dB]	$U_{G2}$ [V]	$I_D$ [mA]	$P_{2f}$ [dBc]	$P_{3f}$ [dBc]	$U_{G1}$ [V]	$I_D$ [mA]	$P_{2f}$ [dBc]	$P_{3f}$ [dBc]
$G_{MAX}^-$ 10dB								
$G_{MAX}^-$ 20dB								
$G_{MAX}^-$ 30dB								
$G_{MAX}^-$ 40dB								
$G_{MAX}^-$ 50dB								
$G_{MAX}^-$ 60dB								

Celoten postopek nato ponovimo za drugo tetrodo, po možnosti z drugačno tipsko oznako od prve tetrode. Pred menjavo polprevodniške tetrode moramo odklopiti vsa napajanja. Pri zamenjavi polprevodnika v podnožju si pomagamo s pinceto ali drugačnim finim orodjem. Pomoč asistenta (laboranta, demonstratorja) tu ni odveč. Napajanja ponovno priklopimo šele takrat, ko asistent (laborant, demonstrator) preveri, da je novi

